

С. М. Захарченко, к. т. н., доц.

СТРУКТУРИ ІНТЕГРАЛЬНИХ КОНДЕНСАТОРІВ ЯК ОСНОВА ПОБУДОВИ КОНДЕНСАТОРНИХ МАТРИЦЬ ДЛЯ АЦП ІЗ ПЕРЕРОЗПОДІЛОМ ЗАРЯДУ З ВАГОВОЮ НАДЛИШКОВІСТЮ

Проведено аналіз сучасних методів реалізації інтегральних конденсаторів. Запропоновані конденсаторні структури для побудови конденсаторних матриць у складі АЦП із перерозподілом заряду.

Ключові слова: конденсаторна матриця, вагова надлишковість, латеральний конденсатор, інтегральні конденсаторні структури.

На сьогоднішній день АЦП із перерозподілом заряду (ПРЗ) [1] посідають чільне місце серед АЦП послідовного наближення середньої та високої точності. Цей факт пояснюється низкою переваг цих пристроїв порівняно з іншими структурними реалізаціями, зокрема менша споживана потужність, спрощена структурна реалізація за рахунок об'єднання окремих елементів, можливість повної інтегральної реалізації за КМОН технологією, висока швидкодія й точність. Одним із перспективних шляхів подальшого покращення параметрів таких пристроїв є застосування вагової надлишковості [2]. Цей підхід передбачає зміну співвідношення між номіналами елементів конденсаторної матриці, яка є базовим компонентом АЦП із ПРЗ. Крім того, для збереження роздільної здатності перетворювача, виникає необхідність у подовженні розрядної сітки [3], тобто збільшується кількість елементів матриці. Усе вищезгадане призводить до збільшення сумарної ємності конденсаторної матриці АЦП із надлишковістю порівняно з традиційним двійковим, що, у свою чергу, вимагає збільшення площі кристала для розташування додаткових конденсаторів або застосування нових структур інтегральних конденсаторів, які забезпечують більшу щільність пакування.

Отже, постає **завдання** вибору структурної реалізації інтегральних конденсаторів і побудова на її основі конденсаторних матриць для АЦП із ПРЗ з ваговою надлишковістю.

Для **розв'язання поставленого завдання** необхідно:

- оцінити ступінь збільшення ємності конденсаторної матриці з ваговою надлишковістю порівняно з традиційними двійковими;
- проаналізувати сучасні підходи щодо реалізації інтегральних конденсаторів і вибрати найоптимальніші для цієї задачі;
- отримати математичні співвідношення для розрахунку параметрів інтегральних конденсаторів.

Матриця вагового типу в складі АЦП із ПРЗ утворюється конденсаторами з номіналами $C_0, C_0\alpha, C_0\alpha^2 \dots C_0\alpha^{n-1}$, де C_0 – номінал конденсатора найменшої ємності, α – основа системи числення, n – кількість розрядів перетворювача. Тоді загальна ємність конденсаторної матриці становитиме:

$$C_{\Sigma} = \sum_{i=0}^{n-1} C_0 \cdot \alpha^i = C_0 \cdot \frac{(\alpha^n - 1)}{\alpha - 1}. \quad (1)$$

Для коректного порівняння АЦП з різними системами числення необхідно врахувати подовження розрядної сітки, яке визначається виразом $\gamma = \ln 2 / \ln \alpha$ [3]. Отже, загальна ємність конденсаторної матриці АЦП із ваговою надлишковістю, роздільна здатність якого складатиме n двійкових розрядів, становитиме

$$C_{\Sigma\alpha} = C_0 \cdot \frac{(\alpha^k - 1)}{(\alpha - 1)}, \quad (2)$$

де $k = \text{ceil}(n \cdot \frac{\ln 2}{\ln \alpha})$, а функція $\text{ceil}(x)$ визначає результат округлення x до першого більшого цілого числа, оскільки кількість розрядів має бути цілою.

У такому разі коефіцієнт збільшення ємності матриці в складі АЦП із ваговою надлишковістю порівняно з відповідною матрицею звичайного двійкового перетворювача може бути розрахований як

$$\phi = \frac{C_{\Sigma\alpha}}{C_{\Sigma 2}} = \frac{(\alpha^k - 1)}{(2^n - 1)(\alpha - 1)}. \quad (3)$$

Графічну інтерпретацію останнього виразу для різних значень α та n наведено на рис. 1.

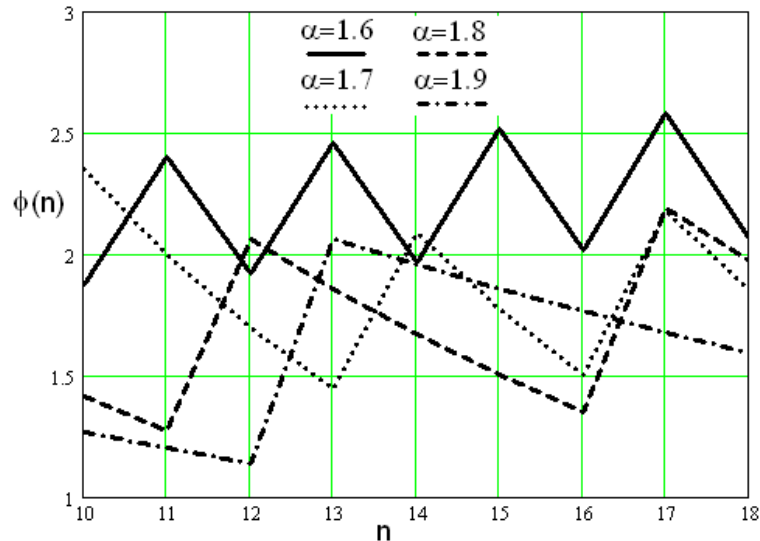


Рис. 1. Залежність коефіцієнта збільшення сумарної ємності АЦП із ПРЗ від кількості розрядів

Аналіз останньої показує, що залежно від основи системи числення та кількості розрядів сумарна ємність матриці збільшується від 1,2 до 2,5 разів, причому загалом при зменшенні α збільшується сумарна ємність. Отже, виникає необхідність у виборі структурної реалізації інтегральних конденсаторів, яка забезпечить високу щільність пакування.

На сьогоднішній день для побудови конденсаторних матриць у складі АЦП із ПРЗ використовуються тонкоплівкові конденсатори різних типів. Відмінність між ними полягає в матеріалі, що застосовується для виготовлення електродів і шару діелектрика. Найкращу лінійність (0,01 %), але й найгіршу щільність пакування (1 фФ/мкм²) демонструють так звані МІМ-конденсатори, дещо гіршу лінійність (0,1 %) і трохи більшу щільність показують так звані

poly-to-poly-конденсатори. Як зрозуміло із назви, у першому випадку електроди являють собою тонкі металеві плівки, а в другому випадку – полікремній з відповідними домішками. Найпростіший спосіб виготовлення ізолятора – це застосування оксиду кремнію (оксидні конденсатори), однак він має низьку діелектричну сталу і, як наслідок, малу ємність. Для збільшення діелектричної сталі застосовують композитні діелектрики, у результаті чого отримують так звані ONO-конденсатори (oxide-nitride-oxide). Існують діелектричні матеріали, які мають діелектричну провідність на рівні кількох тисяч, однак з економічного погляду їхнє застосування недоцільне.

З погляду реалізації плівкових конденсаторів їх можна поділити на три категорії: вертикального типу (електроди розташовані один над одним та ізольовані шаром

діелектрика,

рис. 2а); горизонтального типу, або латеральні (електроди розташовані поряд, рис. 2б) та комбінованого типу (рис. 2в).

Для досягнення високої щільності пакування конденсаторів вертикального типу використовують багатшарові структури (НРР) та мінімізують товщину діелектрика [4]. Однак щільність пакування залишається відносно малою, крім того для створення багатшарових конденсаторів необхідні додаткові кроки технологічного процесу, що загалом збільшує вартість пристроїв.

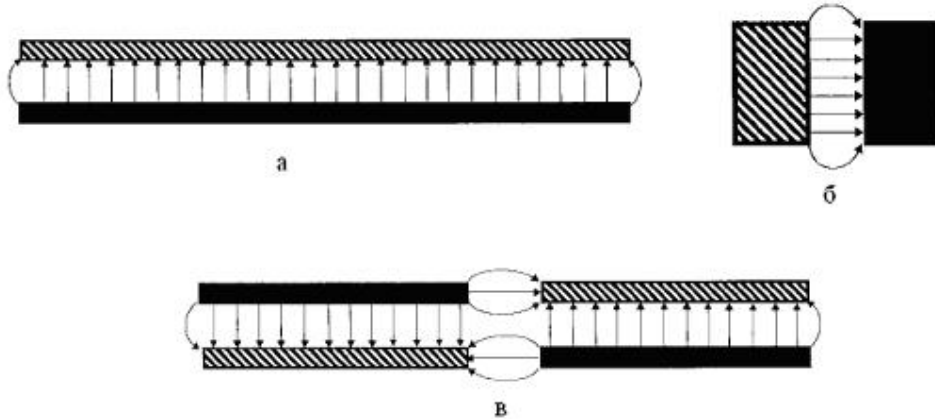


Рис. 2. Структури плівкових інтегральних конденсаторів: а) вертикального типу; б) горизонтального типу (латеральні); в) комбінованого типу

У результаті розвитку технології виготовлення інтегральних компонентів, зокрема зменшення мінімальної відстані між елементами в одній площині, з'явилась можливість створювати латеральні конденсатори, які характеризуються меншою відстанню між електродами порівняно з вертикальними, де відстань між електродами визначається товщиною окислу. Як результат: щільність пакування латеральних конденсаторів за таких умов буде більшою порівняно зі звичайними вертикальними. Найбільш відомими є дві реалізації латеральних конденсаторів – це зустрічно-гребінчаста структура [5] й фрактальна структура [6].

До переваг зустрічно-гребінчастої структури слід віднести простоту реалізації порівняно з фрактальною та відносно нескладний розрахунок загальної ємності конденсатора. Також ця структура дозволяє отримати набір конденсаторів із фіксованим співвідношенням номіналів, що вкрай необхідно для АЦП із перерозподілом заряду. До недоліків зустрічно-гребінчастої структури слід віднести збільшену паразитну індуктивність і зменшену загальну ємність порівняно з фрактальною.

На сьогоднішній день значного поширення набули багатшарові різновиди латеральних конденсаторів, зокрема структура вертикальних паралельних платівок (VPP-структура, рис. 3а) [7], структура вертикальних стовпів (VB-структура, рис. 3б) [7].

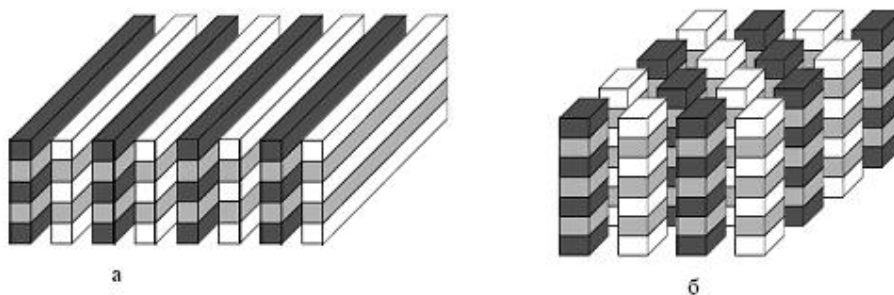


Рис. 3. Структури багатшарових латеральних інтегральних конденсаторів: а) вертикальних паралельних платівок; б) вертикальних стовпів

Чорним і білим кольором показано шари, що утворюють електроди конденсаторів, сірим кольором показано шар між'єднань. Особливістю структури вертикальних паралельних платівок є простота розрахунку загальної ємності та простота створення масиву конденсаторів з узгодженими номіналами. Структура вертикальних стовпів характеризується більшою загальною ємністю за рахунок використання електричного поля по двох осях.

У табл. 1 наведено результати експериментальних досліджень різних параметрів 3-ьох найпоширеніших структурних реалізацій інтегральних конденсаторів номіналами 1 та 10 рФ [7]. Конденсатори було виготовлено за такими параметрами технологічного процесу: мінімальна ширина та відстань між топологічними елементами становлять 0,24 мкм, товщина шару оксиду й металу відповідно становлять $t_{ок}=0.7$ мкм та $t_{мет}=0.53$ мкм, як діелектрик використовувався оксид кремнію, структури VPP та НРР було реалізовано із застосуванням 5-ти металевих шарів, а VBB – 4-ьох.

Таблиця 1.

Результати експериментальних досліджень структур інтегральних конденсаторів

Структура	Осередн. ємність C_0 , пФ	Площа, мкм ²	Добротність, ГГц	Відносне відхилення $\frac{\sigma_c}{C_0}$	Ємнісна щільність, аФ/мкм ²	Коефіцієнт покращення	Частота резонансу, ГГц
VPP	1.01	670	83.2	0.005	1512	7.4	>40
	11.46	7749	26.6	0.006	1480	8.0	11.3
VB	1.07	840	48.7	0.013	1281	6.3	37.1
	10.60	8666	17.8	0.007	1223	6.6	11.1
НРР	1.09	5378	63.8	0.024	203.6	1.0	21
	10.21	55615	23.5	0.0178	183.6	1.0	6.17

Аналіз таблиці 1 показує, що для реалізації високоточних конденсаторних матриць латеральні конденсатори за всіма показниками мають перевагу перед традиційними, причому параметри VPP- і VB-структур близькі між собою. Слід також звернути увагу, що VPP-структури характеризуються максимальною абсолютною точністю виготовлення, яка незалежно від ємності інтегрального конденсатора становить приблизно 0,5%.

Для застосування латеральних конденсаторів для побудови АЦП із перерозподілом заряду розглянемо методику розрахунку ємності таких конденсаторів за умови різних параметрів технологічного процесу. На рис. 4а показано одну із можливих реалізацій VPP-структури. На рис. 4б та 4в показано, як утворюються елементарні конденсатори. Очевидно, що загальна ємність такого конденсатора визначається як доданок номіналів елементарних конденсаторів.

Загальний конденсатор утворюється двома типами конденсаторів: $C_{vpp,x}$ та $C_{vpp,z}$. Ємність конденсатора $C_{vpp,x}$ може бути розраховано за формулою:

$$C_{vpp,x} = \varepsilon_{ri} \cdot \varepsilon_0 \cdot \frac{A_y}{s}, \quad (4)$$

де ε_{ri} – діелектрична стала діелектрика між компонентами i -го шару, ε_0 – діелектрична стала вакууму, A_y – віртуальна площа електродів, s – відстань між компонентами i -го шару.

Віртуальна площа електродів розраховується за формулою:

$$A_y = (L_y + w + \pi \cdot s/2) \cdot (t_m + t_d/2), \quad (5)$$

де L_y – довжина компонента, w – ширина компонента, t_m – товщина шару металу, t_d –

товщина шару діелектрика між сусідніми шарами металу.

Слід звернути увагу, що віртуальна площа електродів дещо більша за реальну. Цей факт пояснюється так званим кордонним (fringing) ефектом.

Аналогічним чином розраховується ємність $C_{vpp,z}$:

$$C_{vpp,z} = \varepsilon_{rij} \cdot \varepsilon_0 \cdot \frac{(L_y + t_\delta/2) \cdot (w + s/2)}{t_\delta}, \quad (6)$$

де ε_{rij} – діелектрична стала шару діелектрика між сусідніми шарами металу.

Загальну ємність конденсатора можна розрахувати за допомогою виразу:

$$C_{vpp,\Sigma} = r \cdot C_{vpp,x} + l \cdot C_{vpp,z}, \quad (7)$$

де r і l кількість конденсаторів $C_{vpp,x}$ та $C_{vpp,z}$ відповідно.

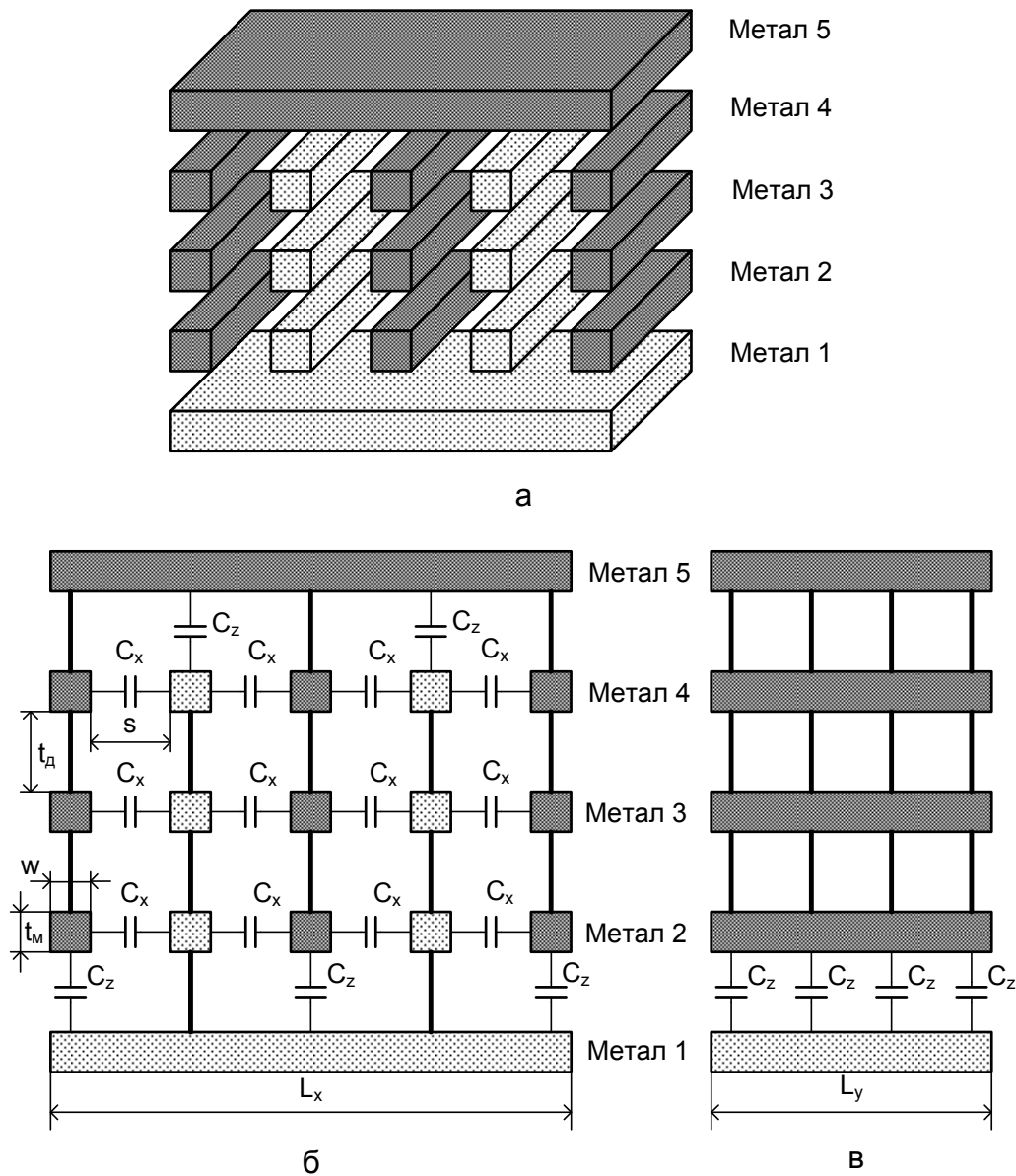


Рис. 4. Структура інтегрального конденсатора VPP-типу: а) тривимірний вигляд, б) вигляд спереду, в) вигляд збоку

Загалом останній вираз набуде вигляду:

$$C_{vpp,3} = \text{Int}\left(\frac{L_x - w}{w + s}\right) \cdot (n - 2) \cdot C_{vpp,x} + \left(\text{Int}\left(\frac{L_x - w}{w + s}\right) + 1\right) \cdot C_{vpp,z}, \quad (8)$$

де $\text{Int}(a)$ – ціла частина виразу a , L_x – ширина інтегрального конденсатора, n – кількість шарів металу.

Аналогічним чином можна отримати вираз для розрахунку ємності інтегрального конденсатора VB-структури, загальний вигляд якого показано на рис. 5а. Загальна ємність визначається як доданок ємностей елементарних конденсаторів трьох типів: $C_{vb,x}$, $C_{vb,y}$ та $C_{vb,z}$ (рис. 5б – 5г). Ємність кожного з них визначатиметься відповідно виразами:

$$C_{vb,x} = \varepsilon_{ri} \cdot \varepsilon_0 \cdot \frac{(w_y + s_y/2) \cdot (t_m + t_d/2)}{s_x}, \quad (9)$$

$$C_{vb,y} = \varepsilon_{ri} \cdot \varepsilon_0 \cdot \frac{(w_x + s_x/2) \cdot (t_m + t_d/2)}{s_y}, \quad (10)$$

$$C_{vb,z} = \varepsilon_{rij} \cdot \varepsilon_0 \cdot \frac{(w_y + s_y/2) \cdot (w_x + s_x/2)}{t_d}. \quad (11)$$

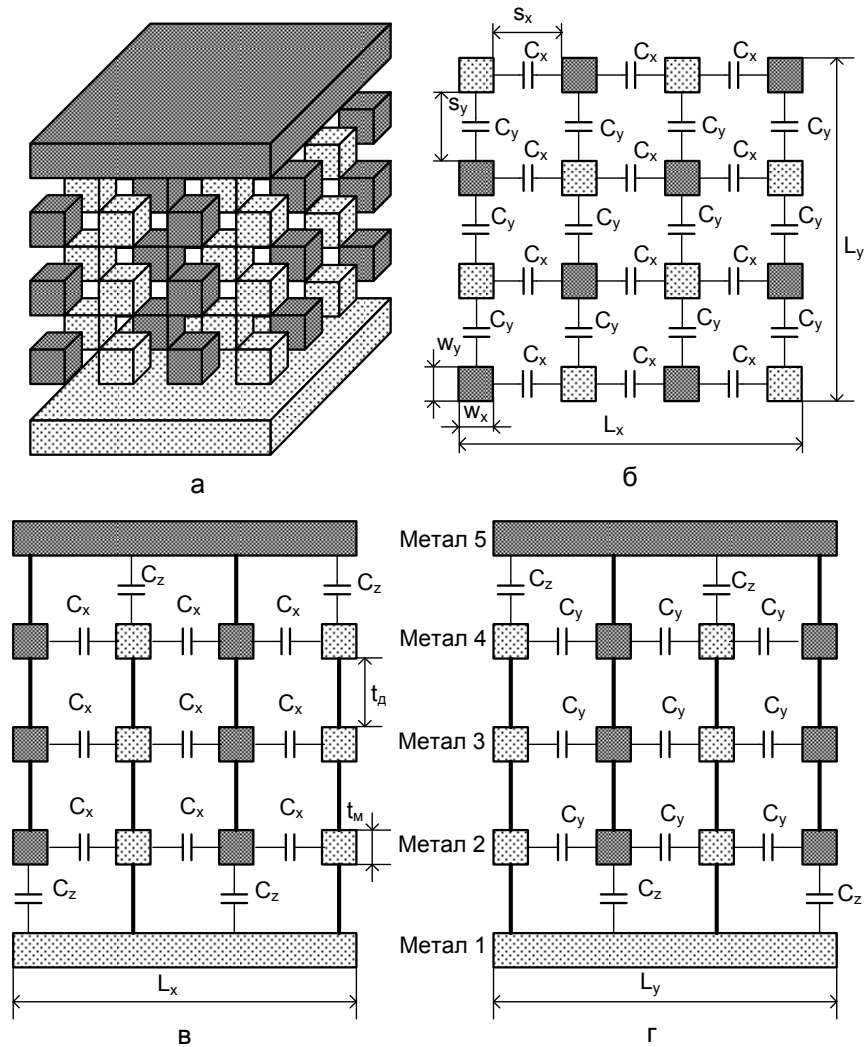


Рис. 5. Структура інтегрального конденсатора VB-типу: а) тривимірний вигляд, б) вигляд згори (шари 1 і 5 не показано), в) вигляд спереду, г) вигляд збоку

Припускаючи, що $w_x=w_y=w$, $s_x=s_y=s$, сумарна ємність такого конденсатора становитиме

$$C_{vb,z} = \text{Int}\left(\frac{L_x - w}{w + s}\right) \cdot \left(\text{Int}\left(\frac{L_y - w}{w + s}\right) + 1\right) \cdot (n - 2) \cdot C_{vb,x} + \dots \quad (12)$$

$$+ \text{Int}\left(\frac{L_y - w}{w + s}\right) \cdot \left(\text{Int}\left(\frac{L_x - w}{w + s}\right) + 1\right) \cdot (n - 2) \cdot C_{vb,y} + \left(\text{Int}\left(\frac{L_x - w}{w + s}\right) + 1\right) \cdot \left(\text{Int}\left(\frac{L_y - w}{w + s}\right) + 1\right) \cdot C_{vb,z}.$$

На рис. 6 показано залежність ємності інтегральних конденсаторів різних типів від кількості шарів металізації.

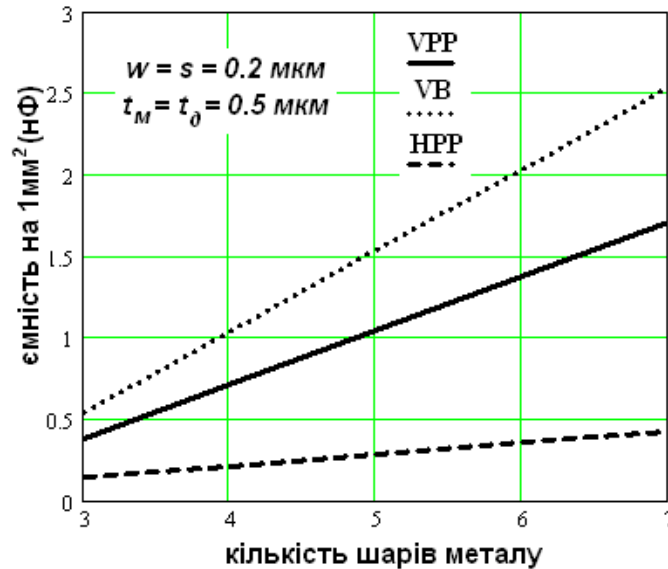


Рис. 6. Залежність ємності інтегральних конденсаторів різних типів від кількості шарів металізації

Висновки

У статті розглянуто сучасні підходи щодо реалізації інтегральних конденсаторних структур з високою щільністю пакування та проаналізовано переваги й недоліки кожного з них для реалізації конденсаторних матриць у складі АЦП із ПРЗ. Показано, що за сукупністю показників матриці вагового типу при використанні вагової надлишковості доцільно реалізовувати у вигляді багат шарових латеральних структур VB- і VPP-типу.

СПИСОК ЛІТЕРАТУРИ

1. McCreary J. L., Gray P. R. All-MOS charge redistribution analog-to-digital conversion techniques. – Part 1 // IEEE J. Solid-State Circuits. – 1975. – Vol. 10. – P. 371 – 379.
2. Захарченко С. М., Азаров О. Д., Харьков О. М. Самокалібровані АЦП із накопиченням заряду на основі надлишкових позиційних систем числення. – Вінниця: УНІВЕРСУМ – Вінниця, 2005. – 235 с.
3. Азаров О.Д. Основи теорії аналого-цифрового перетворення на основі надлишкових позиційних систем числення. – Вінниця: УНІВЕРСУМ-Вінниця, 2004. – 260 с.
4. J. N. Burghartz. Integrated RF components in a SiGe bipolar technology / J. N. Burghartz, M. Soyuer, K. A. Jenkins, M. Kies, M. Dolan, K. J. Stein, J. Malinowski, D. L. Harnane // IEEE Journal of Solid-State Circuits. – September 1997. – vol. 32. – P. 1440 - 1445.
5. Patent 5 208 725 USA, МПК H01J4/10, H01L27/02. High capacitance structures in a semiconductor device. / Akcasu O. E.; – №US005208725A; заявл. 19.08.92; опубл. 04.05.93.
6. H. Samavati, A. Hajimiri, A. R. Shahani, G. N. Nasserbakht, and T. H. Lee, "Fractal capacitors," IEEE Journal of Solid-State Circuits, vol. 33, pp. 2035 - 2041, December 1998.
7. R. Aparicio and A. Hajimiri, "Capacity limits and matching properties of integrated capacitors," IEEE Journal of Solid-State Circuits, vol. 37, pp. 384 - 393, March 2002.

Захарченко Сергій Михайлович – к. т. н., доцент, доцент кафедри обчислювальної техніки.
Вінницький національний технічний університет.